

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-206798

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)8月26日

G 09 G 3/24
G 06 F 3/153

3 3 0

7335-5C
7341-5B

審査請求 未請求 発明の数 1 (全8頁)

⑭ 発明の名称 表示用信号伝送システムの端末装置

⑯ 特 願 昭62-40804

⑰ 出 願 昭62(1987)2月24日

⑱ 発 明 者 吉 田 和 雄 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 発 明 者 鹿 野 俊 介 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑳ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

㉑ 代 理 人 弁理士 山口 巖

明 細 書

1. 発明の名称 表示用信号伝送システムの
端末装置

2. 特許請求の範囲

1) 所定の複数行、所定の複数列の各行、列の交点にそれぞれ対応する個別表示手段についての表示用の信号を伝送するシステムであって、

前記の各行に対応する表示データ信号を並列に出力する表示データ信号出力手段、

前記の列の1つの指定する列指定信号を出力する列指定信号出力手段、

所定周期で表示データ切換信号を出力する表示データ切換信号出力手段、

前記表示データ切換信号に同期して、前記列指定信号出力手段から繰返し前記の各列を順番に指定する前記列指定信号を出力させ、かつ前記表示データ信号出力手段から当該の列指定信号に対応する前記表示データ信号を出力させる表示用信号出力制御手段、の各手段を備えた表示用信号出力装置と、

入力した前記表示データ信号、列指定信号及び表示データ切換信号に基づいて、この表示データ切換信号に同期し、前記個別表示手段のうち当該の列指定信号で指定された前記の行別の各個別表示手段にそれぞれ当該の各表示データ信号に対応する表示を行わせる表示装置と、を備えた表示用信号伝送システムにおいて、

前記表示用信号出力装置からの前記表示データ信号、列指定信号および表示データ切換信号に基づいて、この各表示データ切換信号ごとに、該切換信号に対応する前記表示データ信号および列指定信号をシリアルデータとして含む表示用シリアル信号を作成したうえ、このシリアル信号を送信する送信側端末装置と、

該送信側端末装置から送信された前記表示用シリアル信号に基づいて、該信号内のシリアルデータから並列の前記表示データ信号および列指定信号を復元し、かつ前記表示データ切換信号に相当する新たな表示データ切換信号を作成したうえ、該切換信号並びに前記の復元された表示データ信

号および列指定信号を前記表示装置に与える受信側端末装置と、を備えたことを特徴とする表示用信号伝送システムの端末装置。

2) 特許請求の範囲第1項に記載のシステムにおいて、

前記受信側端末装置は、前記送信側端末装置から送信された前記表示用シリアル信号の受信の成功または失敗を表わすシリアルの交信成否信号を送信する交信成否信号送信手段を備え、

前記送信側端末装置は、前記受信側端末装置からの前記交信成否信号を受信する交信成否信号受信手段と、

受信した前記交信成否信号の内容を前記表示用信号出力装置に伝える交信成否伝達手段とを備えたものであることを特徴とする表示用信号伝送システムの端末装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は n 行、 m 列の各行、列の交点にそれぞれ対応するランプなどの個別表示手段を備えた表

定信号としてのスキャンライン信号 SL と、所定の周期 T で出力され表示データの切替のタイミングを知らせる1本のブランキング・ディスプレイ信号 \overline{BD} (単に \overline{BD} 信号とも略す) とを表示装置2へ向けて送信すると共に、

前記装置1は各 \overline{BD} 信号に同期して、前記の列を順番に指定する動作を繰返すようにスキャンライン信号 SL のデータ内容を変化させ、かつ当該のスキャンライン信号 SL で指定された列上の(各行別の)ランプに対応する表示データ信号 DT を出力する。

なおこのような機能を持つ表示用信号出力装置1としてはインテル社のIC素子である表示用インタフェース素子8279などが知られており、以下便宜上前記装置1を表示用インタフェースとも呼ぶ。

【発明が解決しようとする問題点】

しかしながら前述のような表示用信号伝送システムにおいては、表示用インタフェース1と表示装置2の間の信号線数が多いために、この間の伝

送装置へ、前記個別表示手段を選択して表示を行わせるための表示用信号を伝送するシステムにおいて、

特にこの表示用信号を少い信号線を用いて伝送するための端末装置(端末局または端末ともいう)に関する。

なお以下各図において同一の符号は同一もしくは相当部分を示す。また論理もしくはレベル "high", "low" は単に "H", "L" と記すものとする。

【従来の技術】

第5図は従来の表示用信号伝送システムの要部構成例を示すブロック回路図である。2は n 行 \times m 列の各行、列の交点にそれぞれ対応する個別表示手段としてのランプ(図外)を備えた表示装置、1はこの表示装置2へ信号線3を介して以下のような表示用の各種の信号を送出する表示用信号出力装置である。

この表示用信号出力装置1は、前記の各行に対応する n 本の並列の表示データ信号 DT と、前記 m 列のうちの1つを指定する m 本の並列の列指

送距離 L が長くなるにつれて、布線計画や配線作業の困難さが増大するという問題点があり、その解決が望まれていた。

本発明の目的は前記表示用インタフェース1と表示装置2との間に、多数の並列の表示用信号(DT , SL , \overline{BD})をシリアルの表示用信号に変換する送信側端末局と受信したシリアル表示用信号に基づいて元の並列の表示用信号を復元する受信側端末局とを備えた表示用信号伝送システムを提供することにより、前記の問題点、即ち信号線数の増大を防ぐと共に、伝送システムを電氣的なノイズの影響を受けず安価なものとするにある。

【問題点を解決するための手段】

前記問題点を解決するために本発明のシステムは、「所定の複数行、所定の複数列の各行、列の交点にそれぞれ対応する個別表示手段についての表示用の信号を伝送するシステムであって、

前記の各行に対応する表示データ信号(DT など)を並列に出力する表示データ信号出力手段、

前記の列の1つの指定する列指定信号(スキャンライン信号SLなど)を出力する列指定信号出力手段。

所定周期で表示データ切換信号(ブランキング・ディスプレイ信号BDなど)を出力する表示データ切換信号出力手段。

前記表示データ切換信号に同期して、前記列指定信号出力手段から繰返し前記の各列を順番に指定する前記列指定信号を出力させ、かつ前記表示データ信号出力手段から当該の列指定信号に対応する前記表示データ信号を出力させる表示用信号出力制御手段、の各手段を備えた表示用信号出力装置(表示用インタフェース1など)と、

入力した前記表示データ信号、列指定信号及び表示データ切換信号に基づいて、この表示データ切換信号に同期し、前記個別表示手段のうち当該の列指定信号で指定された前記の行別の各個別表示手段にそれぞれ当該の各表示データ信号に対応する表示を行わせる表示手段(2など)と、を備えた表示用信号伝送システムにおいて、

を(光ファイバ7などを介し)送信する交信成否信号送信手段を備え、

前記送信側端末装置は、前記受信側端末装置からの前記交信成否信号を受信する交信成否信号受信手段と、

受信した前記交信成否信号の内容(交信成否信号ERなど)を前記表示用信号出力装置に伝える交信成否伝達手段とを備えたものとする。

【作用】

送信側端末装置は表示用信号出力装置から並列の表示用信号、即ち表示データ信号、列指定信号、表示データ切換信号を入力し、この表示データ切換信号の切り換え毎に、対応する表示データ信号および列指定信号を一括した表示用シリアル信号を作り片方向1本の光ファイバを介し、受信側端末装置に送信する。

受信側端末装置は受信した表示用シリアル信号をもとに、元の表示データ信号、列指定信号、表示データ切換信号に相当する並列の表示用信号を作成し表示装置に与える。

前記表示用信号出力装置からの前記表示データ信号、列指定信号および表示データ切換信号に基づいて、この各表示データ切換信号ごとに、該切換信号に対応する前記表示データ信号および列指定信号をシリアルデータとして含む表示用シリアル信号を作成したうえ、このシリアル信号を(光ファイバ7などを介し)送信する送信側端末装置(インタフェース側端末局5など)と、

該送信側端末装置から送信された前記表示用シリアル信号に基づいて、該信号内のシリアルデータから並列の前記表示データ信号および列指定信号を復元し、かつ前記表示データ切換信号に相当する新たな表示データ切換信号を作成したうえ、該切換信号並びに前記の復元された表示データ信号および列指定信号を前記表示装置に与える受信側端末装置(表示装置側端末局6など)と、を備えたものとするか、またはさらに

「前記受信側端末装置は、前記送信側端末装置から送信された前記表示用シリアル信号の受信の成功または失敗を表わすシリアルの交信成否信号

【実施例】

以下第1図～第4図に基づいて本発明の実施例を説明する。第1図は本発明の一実施例としての表示用信号伝送システムの要部構成を示すブロック回路図で第5図に対応する。第2図と第3図は同じく第1図の要部動作を説明するためのタイムチャートとフローチャート、第4図は同じく第1図の表示用シリアル信号の構成を示すフォーマットである。

第1図において、前記表示用インタフェース1は信号線3(31)を介してインタフェース側端末局5と接続され、このインタフェース側端末局5は送信用光ファイバ7(7a)と受信用光ファイバ7(7b)を介して表示装置側端末局6と接続され、さらにこの表示装置側端末局6は信号線3(32)を介して表示装置2と接続されている。表示用インタフェース1から前記信号線31を介し出力される表示データ信号DT、スキャンライン信号SL、ブランキング・ディスプレイ信号BDはそれぞれインタフェース側端末局5内のワンチップマイク

ロコンピュータ(CPUとも略す)51の入力ポートA1, B1, C1へ入力されている。

CPU51はこうして入力した前記信号DT, SL, \overline{BD} をもとに後述のように各ブランキング・ディスプレイ信号 \overline{BD} ごとに、表示データ信号DTおよびスキャンライン信号SLを表わすシリアルデータを含む表示用シリアル信号を作成しその送信ポートT1から出力する。

該送信ポートT1から出力された前記表示用シリアル信号は送受信回路52へ入力されたのち、双方向の信号伝送が可能な光データリンク53へ入力されてE/O変換され、送信用光ファイバ7aを介して表示装置側の光データリンク63へ入力される。さらに表示装置側光データリンク63へ入力された表示用シリアル信号はO/E変換されたうえ、送受信回路62を介してワンチップマイクロコンピュータ(CPUとも略す)61の受信ポートR2へ入力される。

CPU61はこうして入力した前記表示用シリアル信号に基づいて、その中のシリアルデータから

ずCPU61の送信ポートT2から出力され、送受信回路62を経て、光データリンク63へ入力されてE/O変換され、次に受信用光ファイバ6を通り光データリンク53へ入力されてO/E変換され、送受信回路52を経てCPU51の受信ポートR1へ入力される。このようにしてCPU51は、受信した交信成否信号ERをその出力ポートE1から表示用インタフェイス1へ出力する。

第1図から明らかなように表示用インタフェイス1と表示装置2とを結ぶ信号線の本数は、第5図では $(n+m+1)$ 本必要であったが第1図では、距離Lの部分の信号線数は2本であり、この距離Lが大きい伝送システムでは第1図の信号線の総量は大幅に減少することになる。

第2図は第1図の動作を説明するためのタイムチャートであり、インタフェイス側端末局5における主要な信号(同図(1)~(5))と表示装置側端末局6における主な信号(同図(6)~(9))を示している。

即ちインタフェイス側端末局5内のCPU51は、

元の並列の表示データ信号DTに相当する同信号DTAおよび元の並列のスキャンライン信号SLに相当する同信号SLAを復元し、さらに前記ブランキング・ディスプレイ信号 \overline{BD} に相当する信号 \overline{BDA} を作成し、これらの信号DTA, SLA, \overline{BDA} をそれぞれ出力ポートA2, B2, C2から信号線3(32)を介して表示装置2へ出力する。従って表示用インタフェイス1と表示装置2から見ると、両者の間にインタフェイス側端末局5, 光ファイバ7a, 7bおよび表示装置側端末局6が存在しているものの、この両者1, 2は結果的には第5図の表示用信号伝送システムと同様の表示データ信号DT, スキャンライン信号SLおよびブランキング・ディスプレイ信号 \overline{BD} を授受する形になる。

一方、前述のようにインタフェイス側端末局5から表示装置側端末局6へ送信された表示用シリアル信号の受信の成功や失敗を表わす交信成否信号ERが表示装置側端末局6からインタフェイス側端末局5へ送信されるがこの交信成否信号はま

表示用インタフェイス1の出力するブランキング・ディスプレイ信号 \overline{BD} (同図(3))の立下りをタイミング \overline{BDI} で検知したとすると、サンプリングタイミングSAI(同図(4))で表示データ信号DT(DT1)(同図(1))とスキャンライン信号SL(SL1)(同図(2))の内容を読み込み、送信処理タイミングTP(TP1)(同図(5))の期間内で第4図に示すようなフォーマット構成の表示用シリアル信号を表示装置側端末局6へ送信する。

一方、表示装置側端末局6では受信処理タイミングRP(RP1)(同図(6))で受信処理を行い、受信した表示用シリアル信号中のシリアルデータから元の表示データ信号DT1に相当する並列の表示データ信号DTA(DTA1)と同じくスキャンライン信号SL1に相当する並列のスキャンライン信号SLA(SLA1)とを復元し、さらに元のブランキング・ディスプレイ新語 \overline{BDI} に相当する新たな同信号 \overline{BDA} ($\overline{BDA1}$)を生成し、このブランキング・ディスプレイ信号 \overline{BDA} が“L”から“H”に切換った後の期間、つまり

同信号 \overline{BDAT} の出力期間に前記信号DTA1およびSLA1を出力する(同図(7)~(9))。

この例ではインタフェイス側端末局5と表示装置側端末局6での送受信処理が行われるので、伝送遅れは1交信サイクルTとなっている。通常はこの伝送遅れは小さく、実用上は許容されることが多い。

以上は表示データ信号DT1(DTA1)が表示装置2へ出力されるまでのタイミングについて述べたが、表示データ信号DT2(DTA2)、DT3(DTA3)……についても同様の処理が続けられる。

一方、詳しく述べないが、表示装置側端末局6からインタフェイス側端末局5への交信成否信号ERの送信についても同様の処理が続けられるものとする。

第3図は第1図のインタフェイス側端末局5の動作を説明するためのフローチャートである。第3図においてCPU51は電源投入後にリセットが解除されてから、ステップS1で入、出力ポート

S24へ進む。

ステップS24へ進んだ場合は、割込を発生させるだけの“L”レベルのパルス幅の入力があつたが、正規の“L”レベルのパルス幅に満たないものとして、この割込は例えばノイズにより発生したものであると見なし、ステップS28へ進む。なお、ノイズの侵入による影響が無視できる場合はステップS22、S23、S24の処理は省略することができる。

ステップS25とステップS26では、それぞれ表示データ信号DTとスキャンライン信号SLを読み込み、ステップS27で前記信号DT、SLを含む表示用シリアル信号を表示装置側端末局6へ送信し、次にステップS28へ進む。ステップS28では割込を許可し、リターン命令で割込を終了させる。

第4図はインタフェイス側端末局5が送信する表示用シリアル信号のフォーマットの一例である。この信号はスタート信号STと、 \overline{BD} 信号に同期して同時に読み込まれた表示データ信号DTおよびスキャンライン信号SLをまわすシリアルデータ

を初期設定の状態としたり、内部RAMをクリアするなどのイニシャル処理を行い、ステップS2へ進む。ステップS2では表示用インタフェイス1が出力するブランキング・ディスプレイ信号 \overline{BD} が“H”レベルから“L”レベルへ立下る時点を検知するために割込を許可する。これによりCPU51の入力ポートC1で \overline{BD} 信号の立下りを検知した時、第3図右側の割込処理へ進むものとする。ただし割込が発生しない時は、ステップS3へ進み、メインルーチン処理、例えば入力設定スイッチの設定状態の読み込みや交信成否信号ERの表示処理などを行い、再びステップS2へ戻るものとする。

割込処理へ進んだ場合、ステップS21ではこの割込処理を簡単にするために、この割込処理中は新たな割込を禁止する。次にステップS22で再びブランキング・ディスプレイ信号 \overline{BD} のレベルを読み込み、ステップS23でこの \overline{BD} 信号のレベルが“H”か“L”かを判定し、“L”レベルであればステップS25へ“H”レベルであればステップ

とパリティPとから構成されている。なおパリティPはエラーチェックを行うために利用するものである。

【発明の効果】

この発明によれば表示用インタフェイス1が並列に出力する表示用信号としての表示データ信号DTおよびスキャンライン信号SLをブランキング・ディスプレイ信号 \overline{BD} の立下りの変化が生じる毎に読み込み、そのつど前記信号DT、SLをシリアル信号(表示用シリアル信号)に変換し、1本の光ファイバを介して送信するインタフェイス側端末局5と、

この光ファイバを介して送信された表示用シリアル信号に基づいて、元の並列の表示データ信号DTおよびスキャンライン信号SLにそれぞれ相当する信号DTAおよびSLAを復元し、かつ元のブランキング・ディスプレイ信号 \overline{BD} に相当する信号 \overline{BDA} を生成したうえ、これらの信号DTA、SLA、 \overline{BDA} を表示装置2に与える表示装置側端末局6を設けることとしたので、

表示用インタフェース1と表示装置2間の信号伝送は従来との信号形態の互換性を保持したままで、2つの端末局5と6とは1本の光ファイバを介して結合されることになり、信号線に侵入する電氣的なノイズの影響の減少および信号線数の削減が達成できる。

4. 図面の簡単な説明

第1図は本発明の一実施例としての表示用信号伝送システムの要部構成を示すブロック回路図、第2図および第3図は同じく第1図の動作を説明するためのタイムチャートおよびフローチャート、第4図は同じく第1図の表示用シリアル信号の構成を示すフォーマット、第5図は第1図に対応する従来システムのブロック回路図である。

1：表示用インタフェース、2：表示装置、3(31,32)：信号線、5：インタフェース側端末局、6：表示装置側端末局、7(7a, 7b)：光ファイバ、51,61：ワンチップマイクロコンピュータ(CPU)、DT(DT1, DT2……),DTA(DTA1, DTA2……)：表示データ信号、

SL(SL1, SL2……),SLA(SLA1, SLA2……)：スキャンライン信号、 \overline{BD} ($\overline{BD1}$, $\overline{BD2}$ ……), \overline{BDA} ($\overline{BDA1}$, $\overline{BDA2}$ ……)：ブランキング・ディスプレイ信号(\overline{BD} 信号)、ER：交信成否信号。

代理人弁理士 山口 巖

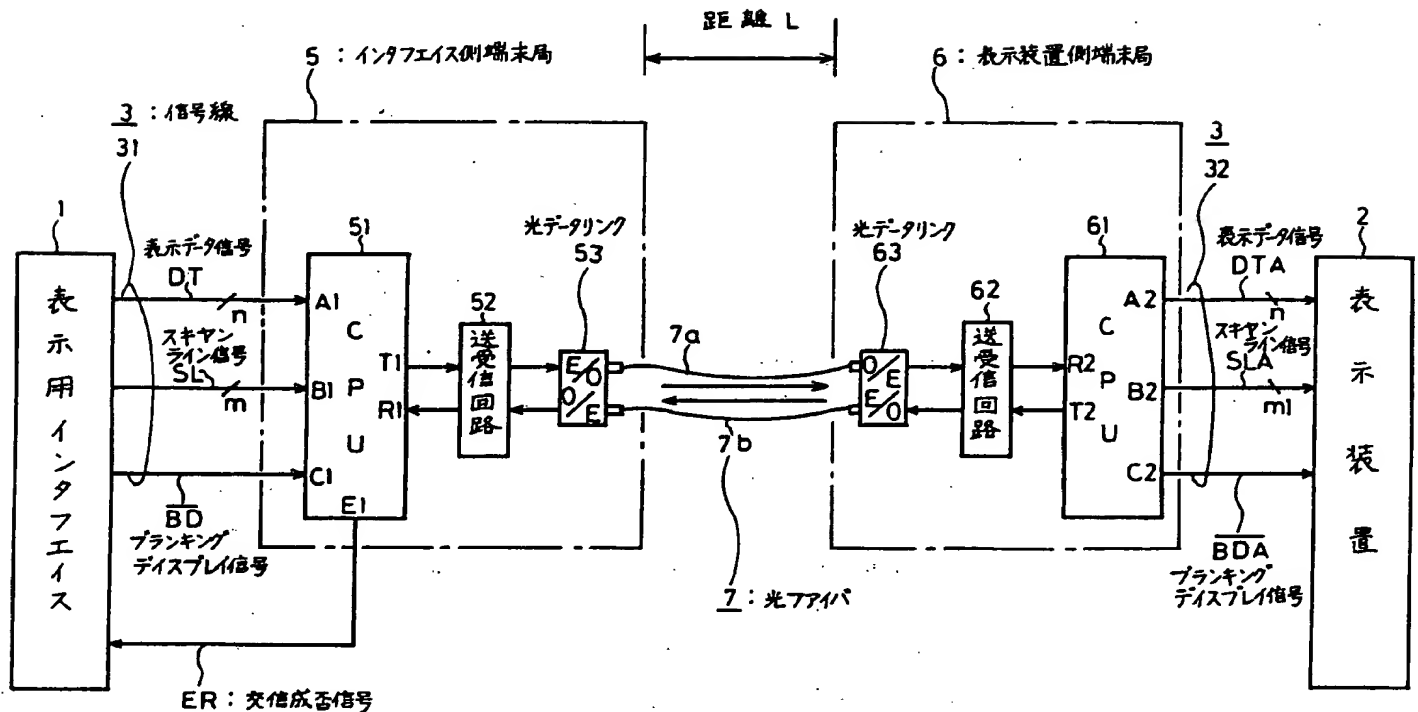


図 1

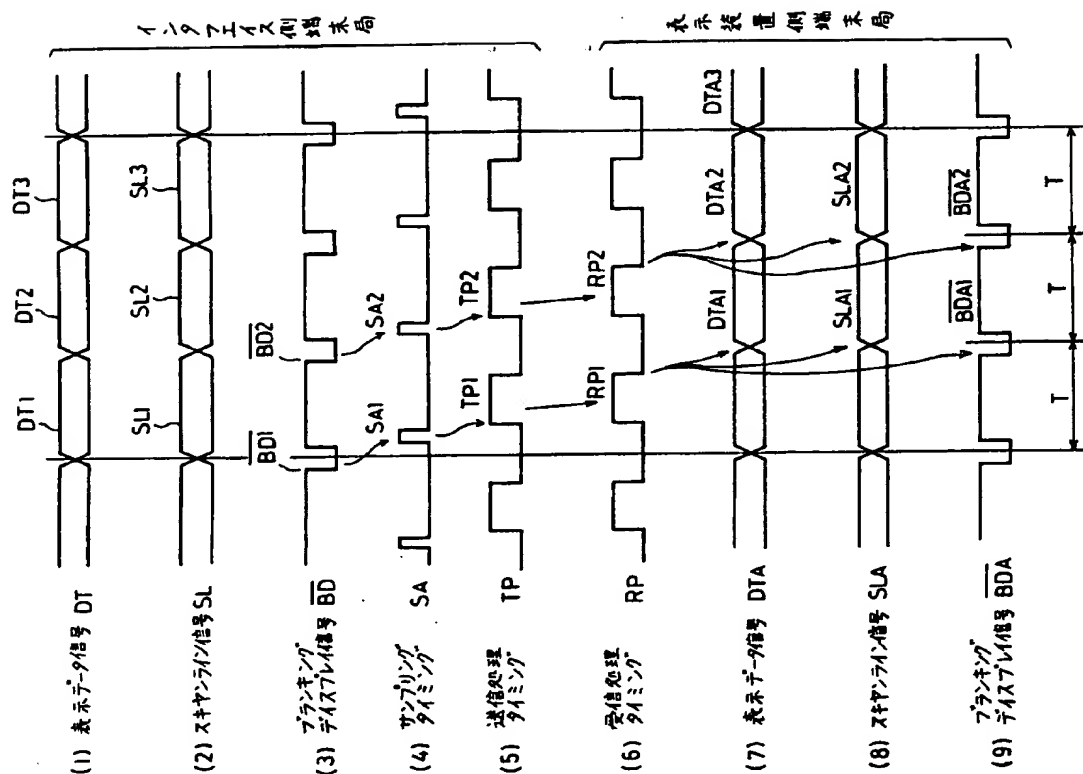


図 2

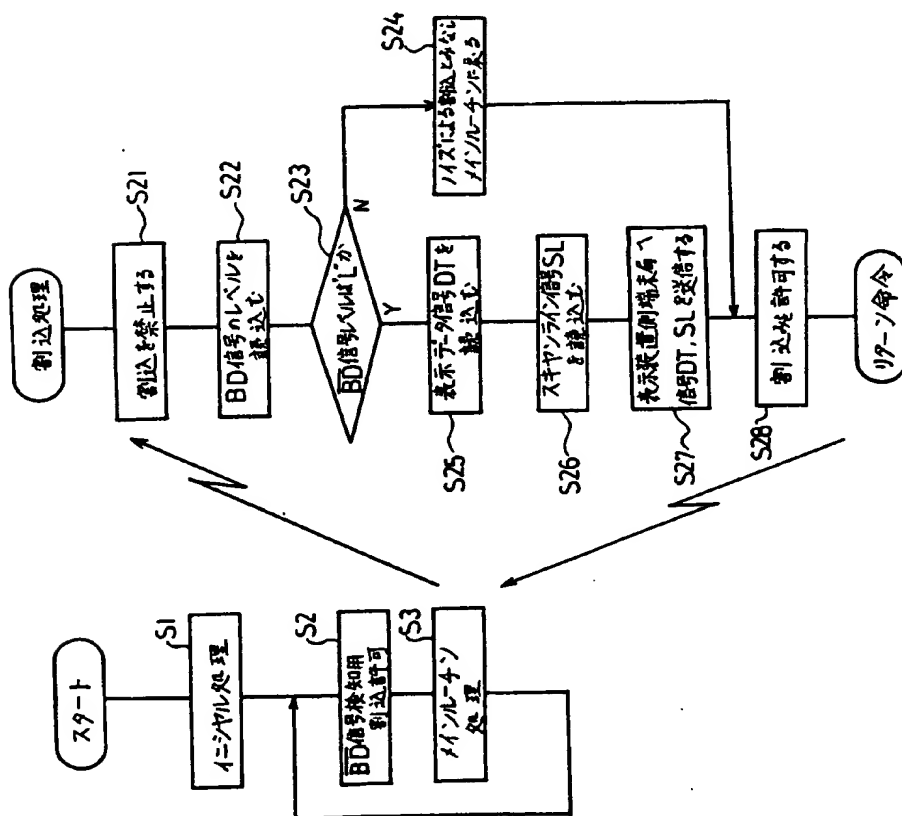


図 3

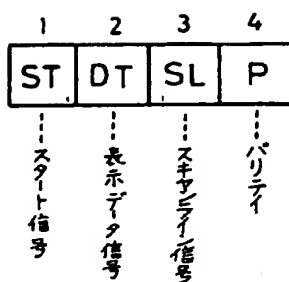


図 4

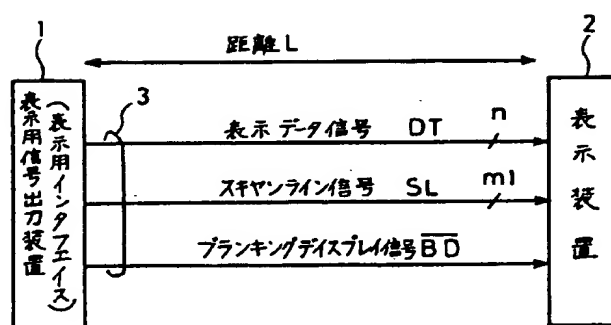


図 5